

# PL2101 电力线载波芯片 I<sup>2</sup>C 通信的实现

张金波, 张学武, 李致金

( 河海大学 计算机及信息工程学院, 江苏 常州 213022 )

摘要: 简要地介绍了电力线载波芯片 PL2101、I<sup>2</sup>C 串行通信的基本原理以及两者之间通信与程序的实现。

关键词: PL2101; I<sup>2</sup>C 通信; 电力线载波通信

中图分类号: TN492; TN913.6 文献标识码: B 文章编号: 1001-1390(2003)12-0042-03

## Realizing of I<sup>2</sup>C communication with the power line carrier PL2101

Zhang Jinbo, Zhang Xuewu, Li Zhijin

(College of Computer & Information Engineering, Hohai Univ., Jiangsu Changzhou 213022, China)

**Abstract:** PL2101, the chip of power line carrier and I<sup>2</sup>C series communication are introduced briefly in this paper. The I<sup>2</sup>C series communication theory is described and the program is showed too.

**Key words:** PL2101; I<sup>2</sup>C communication; power line carrier communication

### 0 引言

载波通信(又称电力线载波)技术出现于本世纪二十年代初期,其电力线传输信号应用实例最早的是电力线电话,它的应用范围是在同一供电线路内,将电信号从电力线上滤下来。电力载波通信技术适用范围相当广泛,电力线在现代生活中无处不在,只要能满足通信要求,都可采用电力载波通信技术。但目前还无一款真正地适合于国内电力线载波通信的(modem)芯片。而现代通信技术发展到今天,完全能消除这个瓶颈,这就需要国内电力线载波通信领域的公司及相关人员利用自己对国内电网特性、住宅结构、市场要求等的了解,加上对国外电力线载波通信技术的深入了解,利用国外先进的现代通信技术,制定出适合于国内电力线载波通信(modem)芯片的最佳模式。本文介绍了一种电力载波芯片 PL2101 的简单应用。

### 1 PL2101 芯片简介

PL2101 是专为电力线通信网络设计的半双工异步调制解调器,它由单一的+5V 电源供电,并由一个外部的接口电路与电力线耦合。PL2101 除具备基本的载波通信控制功能外,还内置了五种常用的功能电路:(1)实时时钟电路;(2)32Bytes SRAM;(3)

电压监测;(4)Watchdog 定时器及复位电路,它们通过标准的 I<sup>2</sup>C 接口与外部的微处理器相联;(5)其中实时时钟与 32Bytes SRAM 在主电源掉电的情况下可由+3V 备用电池供电继续工作。PL2101 是针对中国电力网恶劣信道所研制开发的低压电力线载波通信芯片,它的低信噪比数据传输速率较高;PL2101 采用直接序列扩频、数字信号处理、直接数字频率合成等技术,以及大规模数字/模拟混合 0.5 $\mu$ m CMOS 制作工艺,因此在抗干扰及抗衰落性能方面在同类产品中较为优越。

### 2 硬件设计

PL2101 与单片机 AT89C2051 的硬件连接如图 1 所示。I<sup>2</sup>C 通信中所用两管脚定义如下:SCL 与 AT89C2051 的 P1.3 口相连,作为时钟线;SDA 与 P1.4 相连,作为数据线,构成标准的 I<sup>2</sup>C 连接。为了实现 AT89C2051 对 PL2101 的控制,除了标准的 I<sup>2</sup>C 连接外,还需要连接其它一些控制端。两者复位端直接连接,即 PL2101 的第 12 脚和 AT89C2051 的第 1 脚连接,以实现复位控制;PL2101 的 WDI 与 P1.2 相连,通过 P1.2 口电平的高低变化以实现看门狗计数器的清零操作;P1.5 口作为读写选择控制端与 PL2101 的 SEND\_REC 管脚连接,低电平对



信号。

C 状态 :当时钟 (SCL)为高 ,SDA 线由低电平向高电平的变化产生停止位 (End Bit ),定义为停止信号。

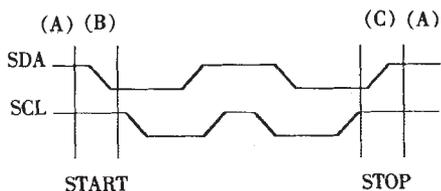


图3 数据状态定义

数据有效是在起始位后 ,时钟信号高电平周期内 ,当数据线稳定时 ,数据线的状态表示为数据线有效。数据线上的数据改变必须发生在时钟信号为低电平周期期间 ,每位数据对应于一位时钟。

输出应答为在每一个字节被接收后 ,当接受器件准备接收下一字节时 ,接受器件必须产生一个确认位 (ACK );当接受器件准备结束接收状态时 ,接受器件必须产生一个否定位 (NACK)。主器件必须产生一个与此应答位相应的额外时钟脉冲。

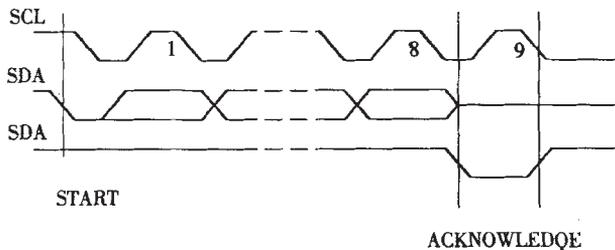


图4 应答时序定义

### 3.2 PL2101 器件地址

PL2101 器件地址定义为 0B0H。当产生起始位后 ,总线主器件必须对 PL2101 发送七位器件代码 (1011000 ),以便选中 PL2101。地址第八位 R/W 位状态决定主器件对 PL2101 进行何种操作 ,1 为读 ,‘0’为写。

### 4 软件设计

PL2101 为非标准的 I<sup>2</sup>C 总线从器件 ,用 AT89C2051 的 P1.3(SCL)和 P1.4(SDA)模拟 I<sup>2</sup>C 总线的数据传送。在时序模拟时应保证典型信号 ,如启动、停止、数据发送、保持及应答位等时序满足 I<sup>2</sup>C 时序要求。程序流程如图 5 所示。

主程序如下 :

```

MTD EQU 30H    NOP
MRD EQU 40H    NOP
SLA EQU 50H    LCALL CACK 检验应答位
NUMBYT EQU 51H JB F0,WR2 F0=0 为正常应答
    
```

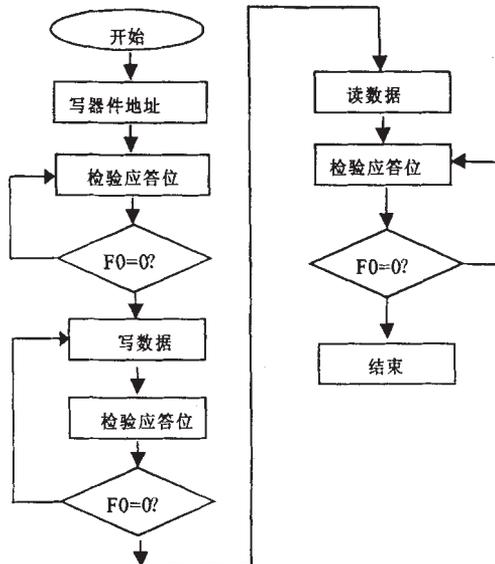


图5 程序流程图

```

ORG 000H    LCALL EXP12 ;向 PL2101 写数据
AJMP MAIN   NOP
MAIN        MOV P1,#00    NOP
            SETB P1.5 ;置写    LCALL EXP22 ;读数据
            LCALL START    NOP
WR2         MOV A,#0B0H ;七位器件代码及写位    NOP
            LCALL WRBYT ;写地址    NOP
            NOP            LCALL STOP ;结束
            NOP            JMP ENDP
    
```

NUMBYT :发送数据字节数存放单元  
MTD:主控器发送数据缓冲区首址  
SLA :器件寻址字节 (写)存放单元  
MRD :主控器件数据接收缓冲区首址

### 5 结束语

文中主控器件为 AT89C2051 ,晶振为 12MHz。从器件为 PL2101 电力载波芯片 ,地址为 0B0H。AT89C2051 向 PL2101 中输入的是 秒、分、时、日、月、星期、年 ,存放在 PL2101 内部寄存器 40H~46H 地址空间中。I<sup>2</sup>C 通信是作为电力载波通信赋初值部分 ,而电力载波通信中的真正通信还有其他很多关键技术 ,无论如何 I<sup>2</sup>C 通信是基础 ,因为只有赋初值后 ,其它操作才有可能进行。因此 I<sup>2</sup>C 通信是较为关键的部分。

### 参 考 文 献 :

[1] 何立民编著 .I<sup>2</sup>C 总线应用系统设计[M].北京航空航天大学出版社,1995.  
[2] 何立民编著 .单片机应用技术选编 (8)[M].北京航空航天大学出版社,1999.

第一作者简介 :

张金波 (1967-) ,副教授 ,专业方向为电力电子技术及微机控制。

收稿日期 2003-07-30

(郭松林 编发)